



64 - BITOVÉ PROCESORY AMD

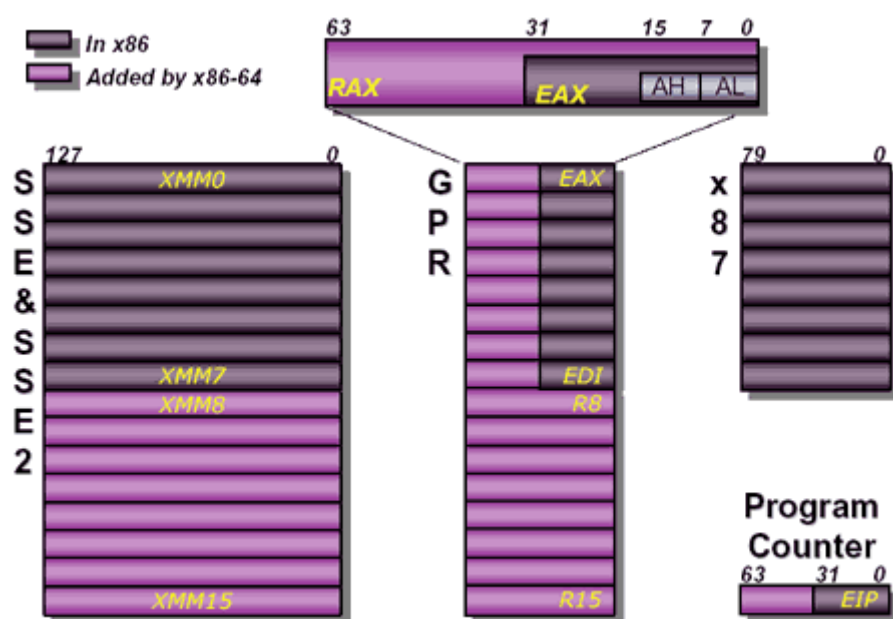


MARTIN POSPÍŠIL

2005

REGISTRY PROCESORŮ AMD64

Dosavadní 32 bitové hlavní registry (General Purpose registry) jsou rozšířeny na 64 bitů, a je přidáno dalších osm čistě 64-bitových registrů, tyto nové registry se již dále nedají dělit, což je například u registru EAX možné (rozdělení na 16-bit. registr AX a ten pak dále na 8-bit. registry AH a AL), dále procesor obsahuje osm 128bitových SSE registrů a osm 128bitových SSE2 registrů.



Obr. 1 Registry procesorů

PRACOVNÍ MÓDY PROCESORŮ AMD64

Procesory mohou pracovat ve třech módech (viz. Tab1.), první je 64bitový mód (64bitový operační systém a 64bitový program), Compatibility mód (64bitový OS a "starý" 32 nebo 16bitový program) a Legacy mód ("starý" 32bitový OS a "starý" 32 nebo 16bitový program). Všechny registry procesor využije jen v 64bitovém módu, v jiných módech se procesor chová jako klasický 32bitový (tj. bez dalších registrů).

Table 1. Operating Modes

Mode		Operating System Required	Application Recompile Required	Defaults ¹			
				Address Size (bits)	Operand Size (bits)	Register Extensions ²	GPR Width (bits)
Long Mode ³	64-Bit Mode	New 64-bit OS	yes	64	32	yes	64
	Compatibility Mode		no	32		no	32
				16			
Legacy Mode ⁴		Legacy 32-bit or 16-bit OS	no	32	32	no	32
				16			

1. Defaults can be overridden in most modes using an instruction prefix or system control bit.
 2. Register extensions includes eight new GPRs and eight new XMM registers (also called SSE registers).
 3. Long mode supports only x86 protected mode. It does not support x86 real mode or virtual-8086 mode. Also, it does not support task switching.
 4. Legacy mode supports x86 real mode, virtual-8086 mode, and protected mode.

Tab. 1 Pracovní módy procesorů

PIPELINE PROCESORŮ AMD64

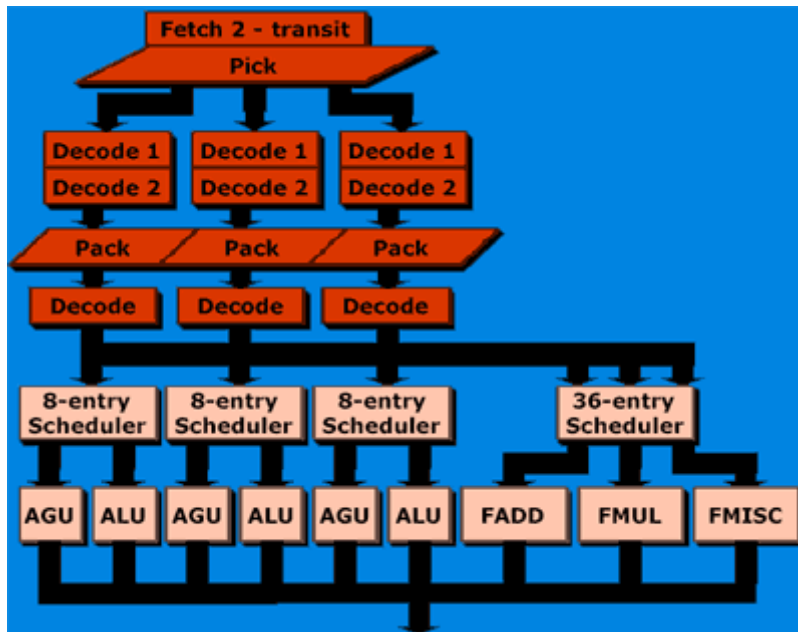
Nové procesory generace K8 mají dvanáctistupňovou pipeline jak je vidět v následující tabulce.

Délka pipeline pro celočíselné operace		
Cykl	Architektura K7	Architektura K8
1	Fetch	Fetch 1
2	Scan	Fetch 2
3	Align 1	Pick
4	Align 2	Decode 1
5	EDEC	Decode 2
6	IDEQ/Rename	Pack
7	Schedule	Pack/Decode
8	AGU/ALU	Dispatch
9	L1 Address Generation	Schedule
10	Data Cache	AGU/ALU
11		Data Cache 1
12		Data Cache 2

Tab.2 Pipeline procesorů generace K8

Ve stupni Fetch se přenáší instrukce z datové L1 cache k překladačům (tzv. decoders). Zde jsou ve stupni Pick připraveny k prvnímu dekódování. Stupně Decode 1 a Decode 2 instrukci nepřekládají, ale sbírají o ní informace. Poté je instrukce ve stupni Pack/Decode přeložena na

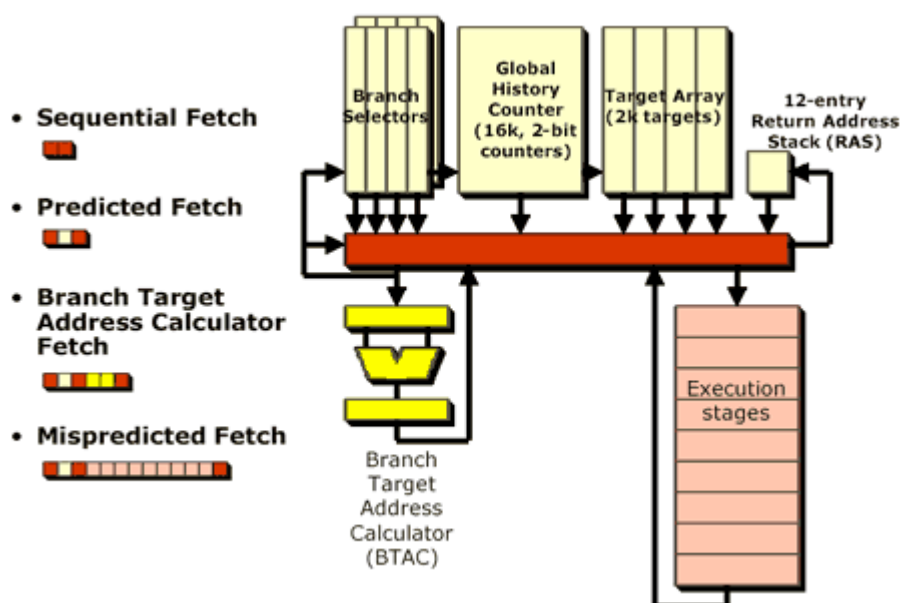
tzv. Macro-Ops. Následně jsou již instrukce připraveny na vstup do vykonávací jednotky ALU (případně FPU). Po provedení zamíří hotová data do cache.



Obr. 2 Diagram pipeline procesorů generace K8

PREDIKČNÍ LOGIKA PROCESORŮ AMD64

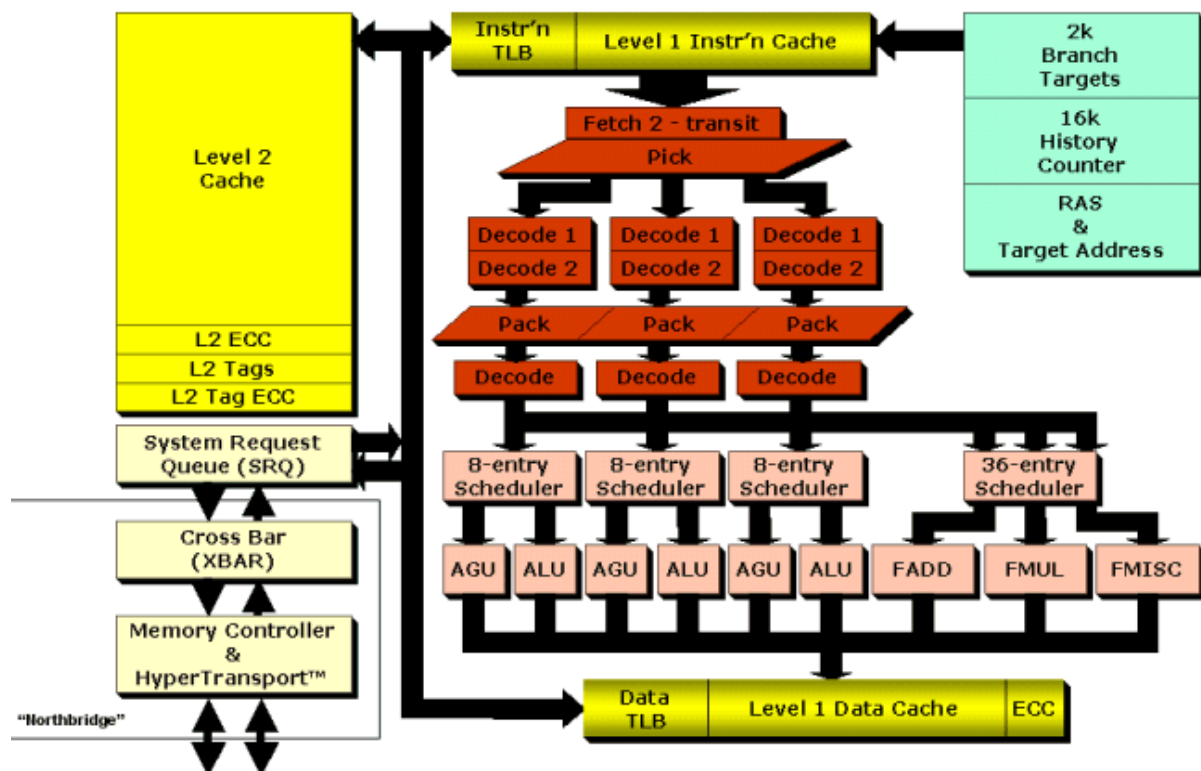
Prodloužení pipeline na jedné straně sice přináší zvýšení frekvence, ovšem na druhé straně možnost ztráty výkonu při chybném odhadu větvení, pro snížení těchto chyb se používá predikční logika.



Obr. 3 Predikční logika procesorů generace K8

Predikční jednotka se skládá z několika důležitých částí. Hlavní jsou Branch Selectors - vybírají, která větev má být použita, a která nikoliv. Branch Selectors spolupracují s Global History Counterem, který se stará o sbírání informací o historii vývoje větví. Novinkou u Hammeru je tzv. BTAC Branch Target Adress Calculator, který v případě potřeby dokáže přesně spočítat vývoj větve (tento výpočet trvá pět cyklů), tím se zvýší efektivita a možnost chybné větve se téměř vylučuje.

JÁDRO PROCESORU AMD64

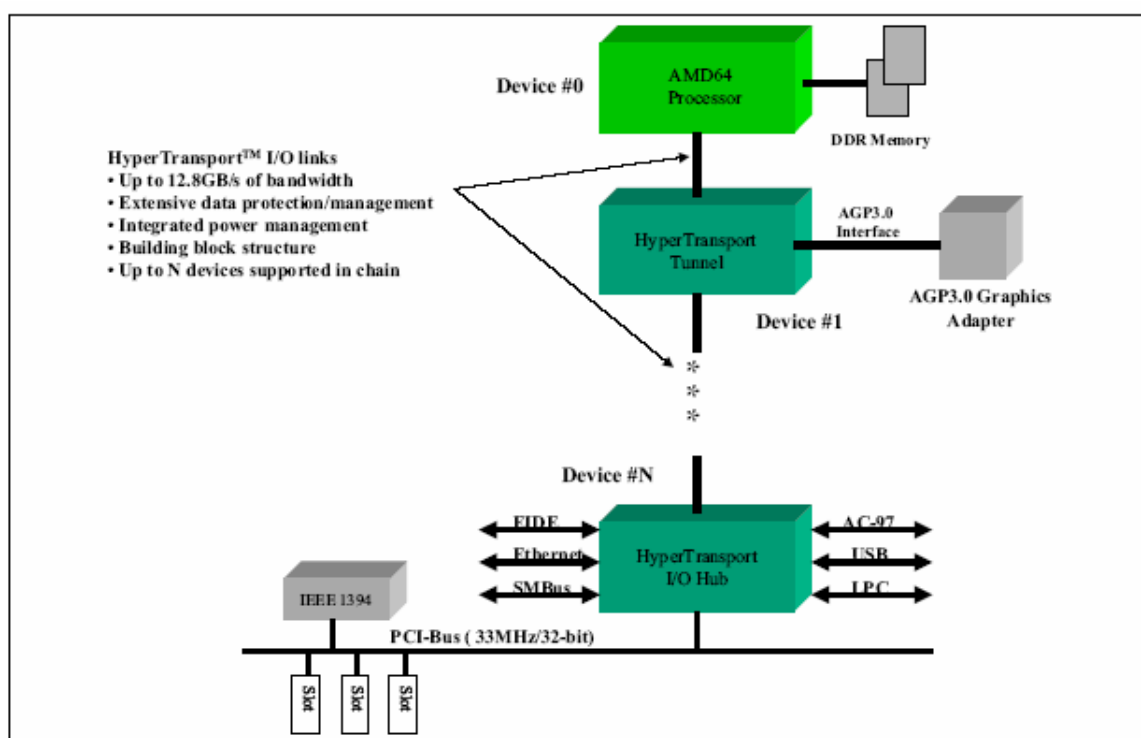


Obr. 4 Jádro procesorů generace K8

Instrukční i datová cache procesoru jsou shodné velikosti 64K, jsou 2-way asociativní a velikost řádku je 64 bytů. Jejich zpoždění je stejně jako u Athlonu 2 cykly, ale kromě toho se od generace K7 odlišuje v dalších parametrech (nepočítáme-li větší cache, HyperTransport a integrovaný řadič paměti). Je to například rozsáhlejší TLB (Translation Look-Aside Buffer) pro L2 cache, který zvládá 512 vstupů a také o něco zvětšený TLB pro L1 cache, jenž nyní činí 40 vstupů. Vyrovňovací paměť první i druhé úrovně samozřejmě podporuje ECC.

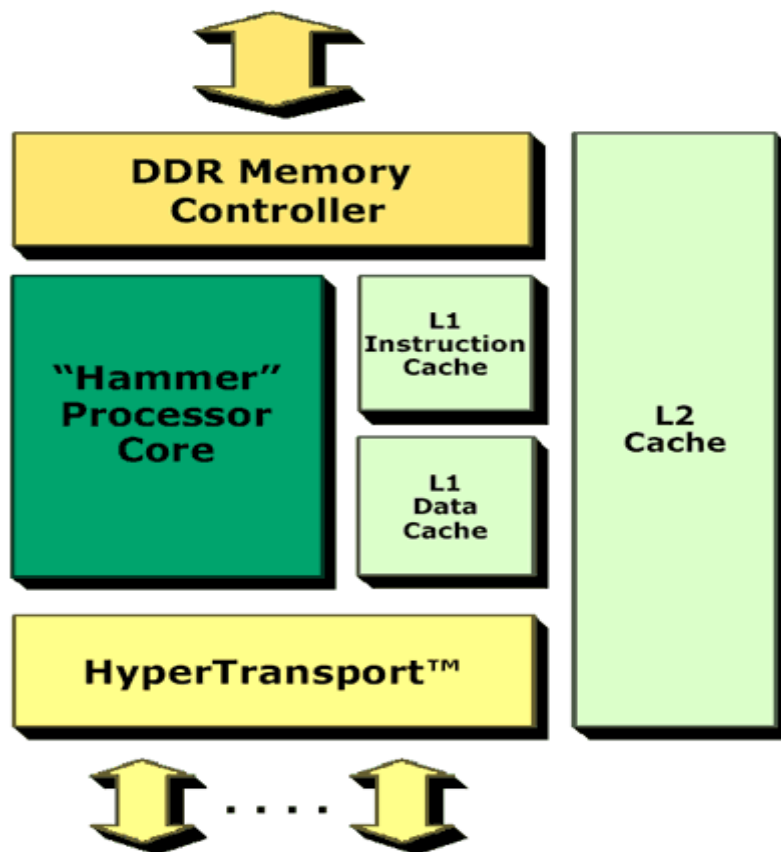
HYPER TRANSPORT

Je full-duplexní sběrnice připojená na integrovaný *NorthBridge*, která je schopná provést až 1.6GT/s (tedy GigaTransakcí za sekundu) v každém směru. Transakce znamená přenos jednoho bitu po jednom drátu. V případě 16bitové sběrnice se tedy jedná o rychlost 3.2GB/s v každém směru. "Jednotkou" HT sběrnice je právě tato 16bitová linka. Každý Opteron má k dispozici *tři a půl* HT sběrnice, tedy tři 16bitové a jednu 8bitovou (což je ta půlka :-). Desktopový *Athlon64* bude mít k dispozici pravděpodobně jeden a půl sběrnice a díky tomu bude možné stavět dvouprocesorové desktopy bez nutnosti používání dražších Opteronů. Poloviční, 8bitová sběrnice se používá pro připojení *SouthBridge*, plnokrevnými, 16bitovými sběrnice jsou vzájemně spojeny procesory. Pokud systém obsahuje jen dva Opterony, lze dvě sběrnice spojit a tak získat 32bitové full-duplexní propojení s celkovou propustností 12.8GB/s, což je, jak jistě uznáte, celkem fofr.



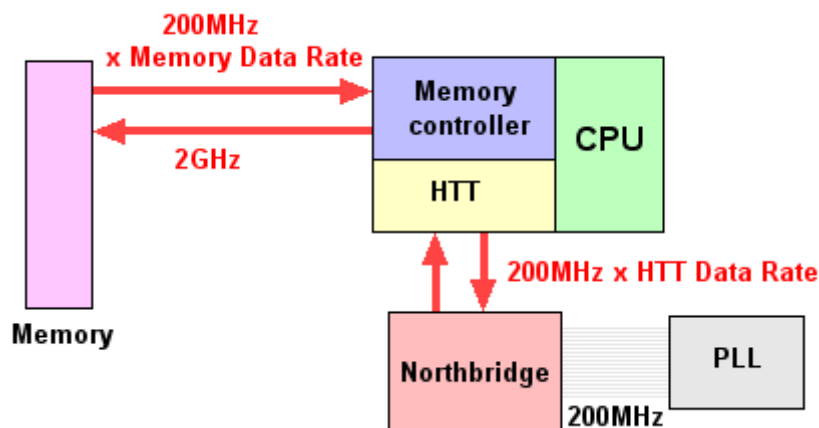
Obr. 5 Hyper transport technologie

INTEGROVANÝ PAMĚŤOVÝ ŘADIČ



Obr. 6 Architektura K8

Opteron ve svém jádře obsahuje integrovaný paměťový řadič, co to znamená? Většina současných procesorů přistupuje k hlavní paměti přes NorthBridge, což je jedna součást čipové sady umístěná na základní desce. Spojení mezi procesorem a NorthBridge musí být realizováno pomocí sběrnic, které zpomalují tok dat a zvyšují zpoždění (latenci). Protože má ale Opteron řadič pamětí přímo v jádře, snižuje se tak latence a přístup je výrazně rychlejší.



Obr. 7 Integrovaný paměťový řadič

ROZDÍLY MEZI JEDNOTLIVÝMI TYPY PROCESORŮ

První procesor řady K8 byl serverový Opteron určený pro patici Socket 940. I když se záhy poté objevily první "civilní procesory" (viz dále - Athlony 64 FX-51) i pro tuto platformu, nic to nezměnilo na tom, že Socket 940 není určen pro nasazení v oblasti desktopů a konečným cílem jsou servery a víceprocesorové systémy. Zanedlouho po Opteronech přišly cenově dostupnější Athlony 64 a Socket 754. Narozdíl od Opteronů měly Athlony 64 určené pro Socket 754 (například Athlon 64 3200+) integrovaný jeden 64-bitový paměťový řadič paměti. Athlon 64 byl sice schopen pracovat s paměťmi o rychlosti DDR400, nicméně v té době Intel hojně využíval svých čipových sad i865/i875P, které obsahovaly dvoukanálový paměťový řadič DDR400. Proto výkonnostní dopad na celou procesorovou scénu nebyl zprvu takový, jaký mohl být. Sice měl Athlon 64 paměťový řadič integrovaný přímo v procesoru (a tím byly značně snižené přístupové doby při komunikaci procesor - paměť), nicméně na dvoukanálové řešení to vždy nestačilo. Proto byl také současně (z dnešního pohledu na krátkou chvíli) uveden procesor Athlon 64 FX-51 určený pro Socket 940. Šlo víceméně o přejmenovaný Opteron (takže zde byla nutnost použití serverových tzv. registered pamětí), který byl ale tentokrát mířen do desktopové oblasti. Firma AMD tak v době zavádění procesorů K8 měla Athlony 64 pro Socket 745, které měly zajistit novým procesorům řady K8 pokud možno co nejméně bolestivé (co nejméně nákladné) pronikání mezi uživatele - a aby firma AMD předvedla svou sílu, od toho tady byly Athlony 64 FX-51 pro Socket 940. U procesorů s dvoukanálovým řadičem pamětí se logicky zvýšil počet pinů, což s sebou přineslo i změnu patice, do které lze nové procesory osazovat. Athlon 64 nastoupil se svými 754 piny, kdežto nová řada využívající klasické paměti DDR jich má 939. Takže nyní tu máme celkem tři různé patice, přičemž je každá určena pro jinou výkonnostní kategorii. Členění podle patic je tedy jasné. Socket 940 pro servery, socket 754 pro Mainstream (jednokanálový řadič pamětí) a nejnovější socket 939 pro desktopový High-End (dvoukanálový řadič pamětí).

Typické vlastnosti pro jednotlivé sockety			
	Socket 940	Socket 754	Socket 939
Název CPU	Opteron, Athlon FX	Athlon 64	Athlon 64, Athlon FX
Nutnost registered paměti	ano	ne	ne
Řadič paměti	Dvoukanálový	Jednokanálový	Dvoukanálový
Jádra procesorů	SledgeHammer	ClawHammer NewCastle	ClawHammer NewCastle
Cílové určení	Server	Mainstream	High-End

Tab. 2 Typické vlastnosti jednotlivých procesorů