

**Semestrální práce z předmětu 31SCS**

# **Procesory řady $\mu$ PSD34xx firmy STM**

**Viktor Soukal**  
[soukalv@fel.cvut.cz](mailto:soukalv@fel.cvut.cz)

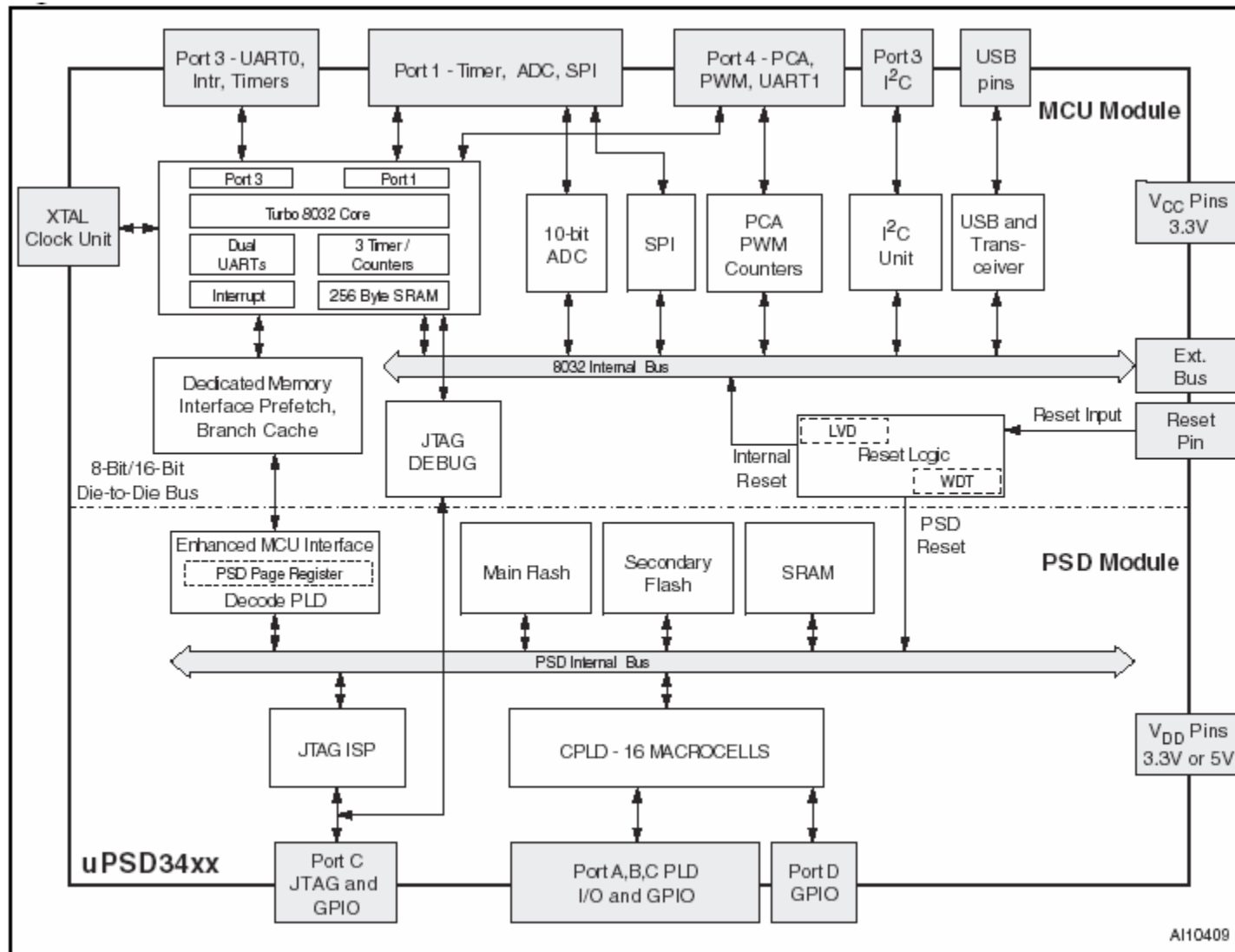
# 1 Charakteristické vlastnosti procesorů $\mu$ PSD34xx

Procesory řady  $\mu$ PSD34xx jsou postaveny na klasické osmibitové architektuře jádra 8032. Tu však v mnoha ohledech vylepšují a doplňují o mnoho funkcí. Ve spojení s širokou škálou periférií jsou dobrou volbou pro použití v širokém spektru aplikací postavených na jediném levném čipu.

## Nejvýznamnější části procesoru:

- Vylepšené 8bit jádro 8032 běžící max. na 40MHz:
  - 4 takty na instrukci (1 cyklus)
  - 10MIPS při 40MHz (5V)
  - JTAG debug a In System programování
  - 16ti bitová vnitřní sběrnice umožňující vykonávat dvojbajtové instrukce v jednom cyklu
  - cache paměť (BC) na instrukce typu branch
  - předzpracovávací fronta (PFQ) na 4 instrukce

- Dvojitá Flash paměť
  - možnost umístění jakékoliv paměťové části do kódového nebo paměťového prostoru
  - integrovaný PLD obvod umožňující správu adresace paměťových bloků v reálném čase
  - EEPROM emulace pomocí libovolného bloku Flash paměti
  - 256KB hlavní Flash paměti a 32KB sekundární paměti
- Integrovaný programovatelný logický obvod
  - Pomocí uživatelem naprogramovaných rovnic ovládá adresování paměťového systému do standardních adresových oblastí jádra 8032 (64KB kódové a 64KB datové paměti)
  - 16 + 20 makro buněk umožňujících implementaci posuvných registrů, stavových automatů apod. pracujících nezávisle na jádru 8032
- Periférie
  - USB 2.0, 2 x UART, I<sup>2</sup>C, SPI
  - A/D převodník, 10bit rozlišení, 6μs převod
  - IrDA
  - 64 I/O pinů
  - 3x 8/16/32 bitové časovače



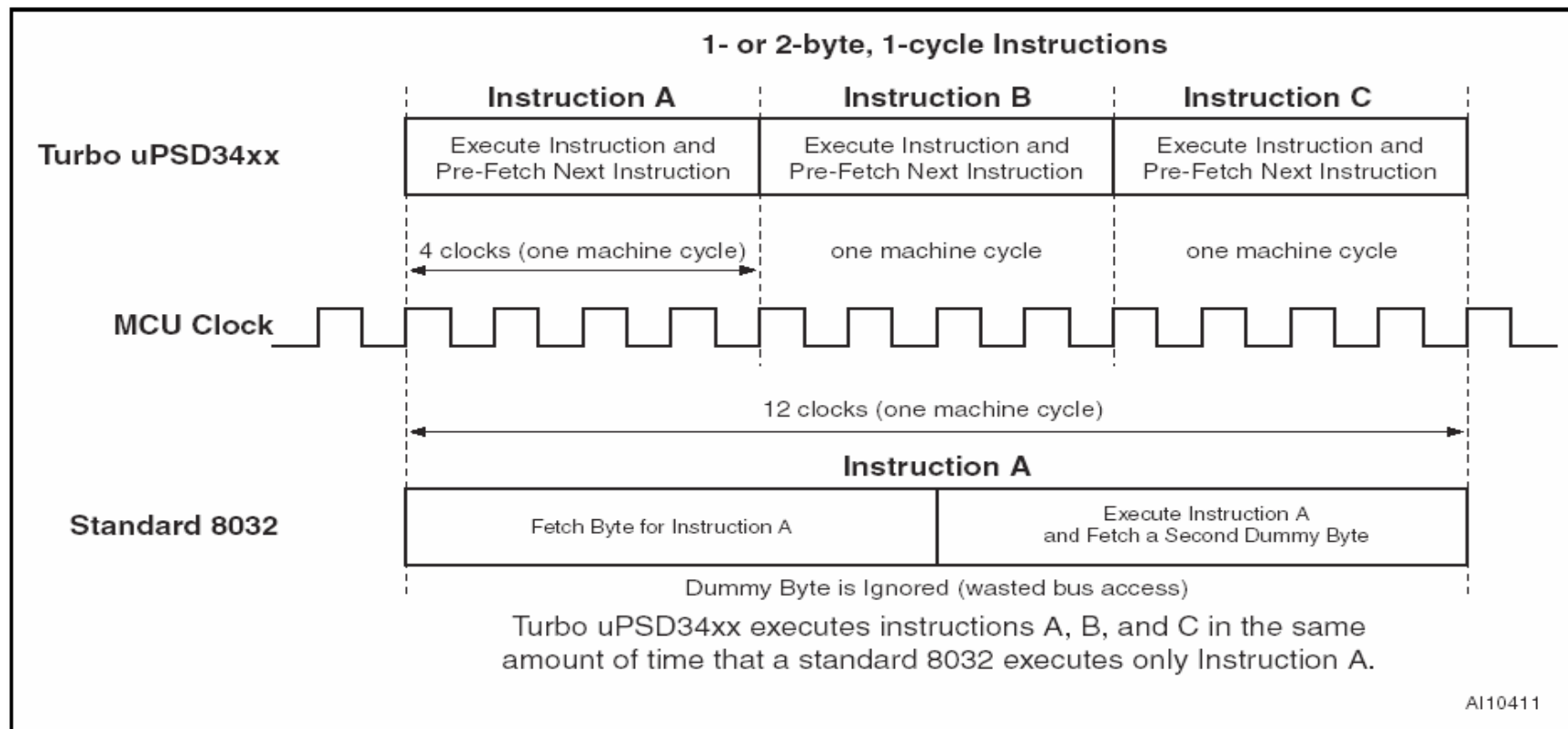
Obr.1: Funkční bloky procesorů  $\mu$ PSD34xx

## 2 Vylepšené jádro 8032

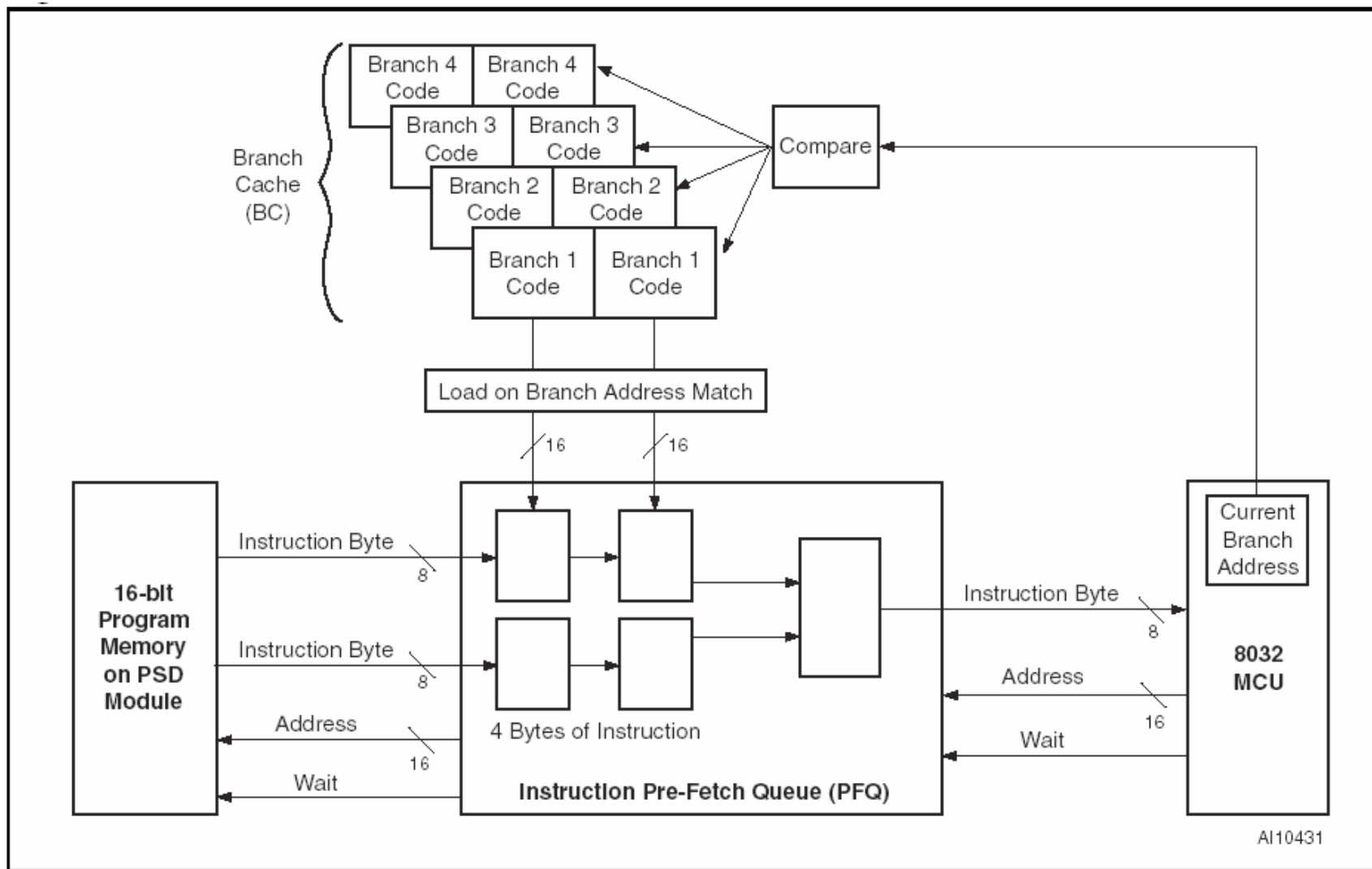
Klasické jádro 8032 umožňovalo vykonávání 1,2 a 3 bajtových instrukcí trvajících 1,2, resp. 4 cykly (po 12ti taktech oscilátoru). Jádro procesorů řady  $\mu$ PSD34xx zachovává instrukční sadu klasického jádra 8032, ale způsob vykonávání značně vylepšuje. Místo 12 taktů, potřebuje pouze 4 takty na jeden cyklus. Při vykonávání jednocyklových instrukcí tak dosahuje 10MIPS při 40MHz frekvenci oscilátoru. V typické aplikaci jsou však vykonávány všechny typy instrukcí a jejich kombinace. Pro dosažení prakticky konstantního výkonu procesor disponuje pokročilými technikami zpracování instrukcí: předzpracovávací fronta, cache paměť na instrukce typu branch a 16ti bitová kódová sběrnice.

Předzpracovávací fronta (Pre-Fetch Queue) nahraje při každém taktu oscilátoru jeden bajt instrukce, tzn. že po vykonání instrukce (4 takty oscilátoru) je nachystána k vykonání následující instrukce nezávisle na její délce. Pokud je však některá z instrukcí typu branch (skok), byly by přednahráné instrukce nevyužity a musely by se nahrát instrukce z adresy na kterou odkazuje argument příslušné branch instrukce. K eliminaci tohoto jevu slouží 4 stupňová cache paměť (branch cache). Při vykonávání branch instrukcí je do této paměti uložena data instrukce na kterou se má skákat (při další branch instrukci ukládá na následující pozici v cache paměti). Při vykonávání branch instrukcí jsou porovnávána data v této cache paměti a pokud jsou shledána shodnými, data z BC cache jsou okamžitě přehrána do PFQ fronty a instrukce se vykoná bez zpoždění. Pokud se vykonává kód, který opakovaně skáče na

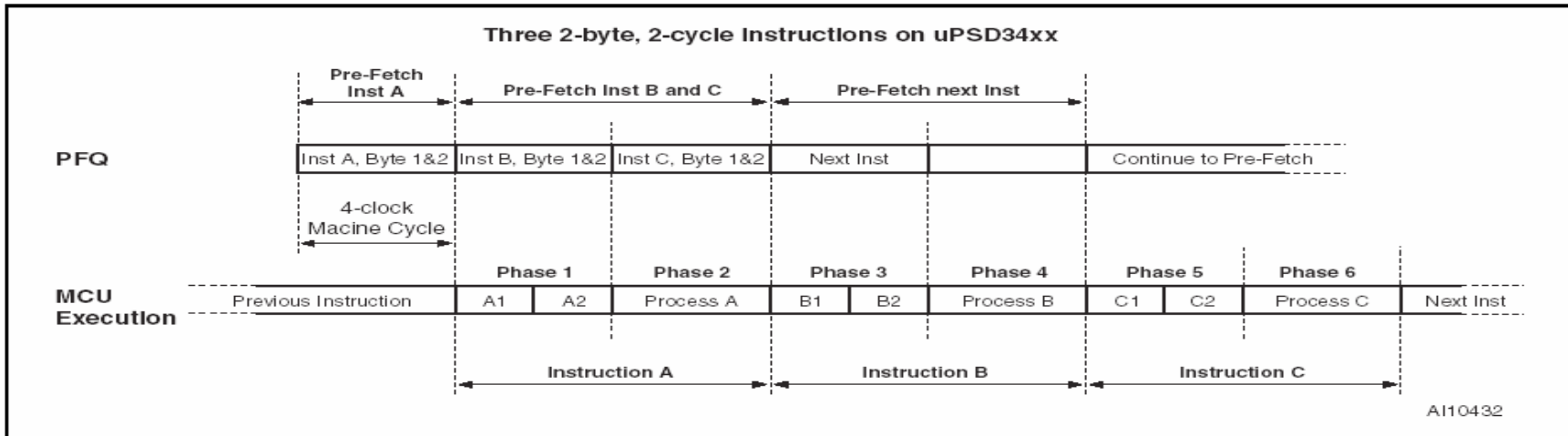
méně než 4 lokace, výrazně se urychlí doba vykonávání a zvýší se tak výkon na hodnotu podobnou prostému vykonávání navazujících jednocyklových instrukcí (tzn. 10MIPS při 40MHz). Tato situace je velmi obvyklá při vykonávání cyklů (až 4 do sebe vnořených), což je jedna z nejčastějších operací v typickém programu. Následující obrázky ilustrují funkci vylepšeného jádra a porovnávají ji s klasickým jádrem 8032.



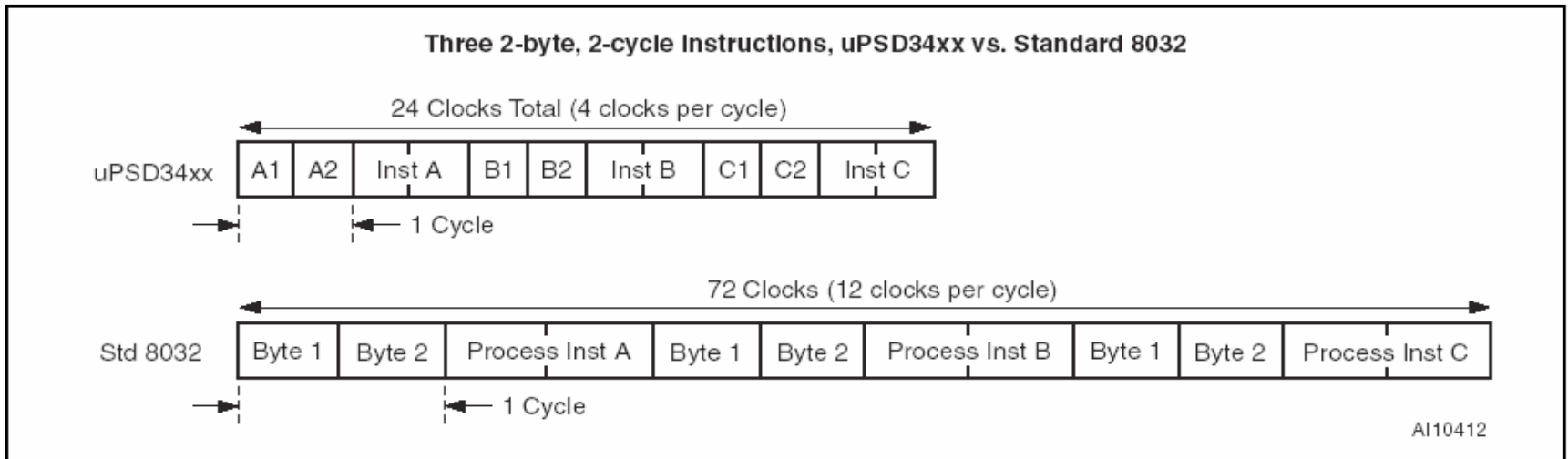
Obr.2: Porovnání  $\mu$ PSD a 8032 při vykonávání 1 cyklových instrukcí



Obr.3: Princip funkce PFQ ve spojení s BC



Obr.4: Vykonávání dvojcyklových instrukcí pomocí PFQ



Obr.5: Porovnání  $\mu$ PSD a 8032 při vykonávání dvojcyklových instrukcí

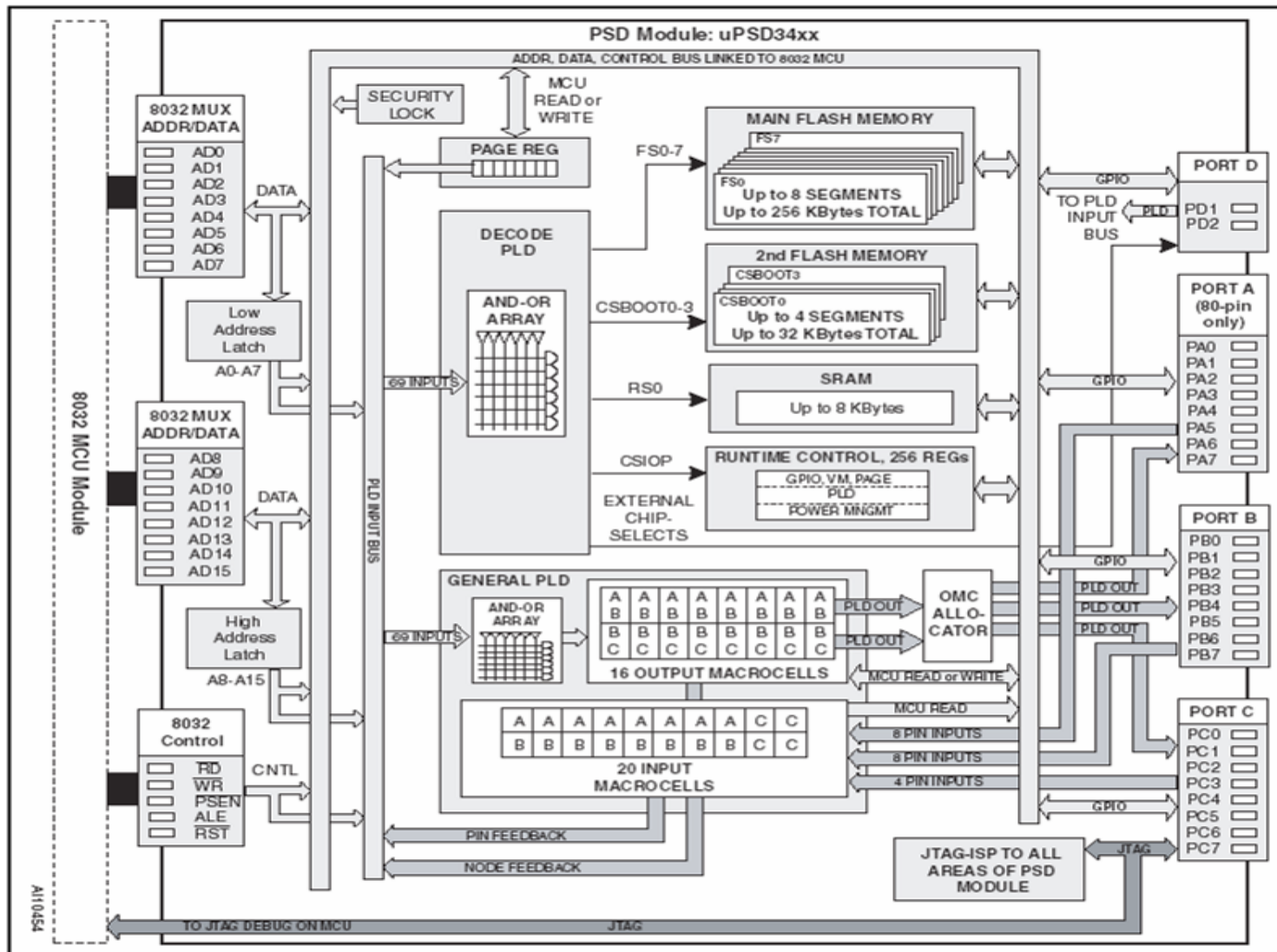


## 3 Paměťový systém a PSD modul

Procesory  $\mu$ PSD34xx mají oddělenou kódovou a datovou paměť. Interní přímo adresovatelná paměť (oblasti DATA a IDATA) má velikost 256B a slouží typicky pro rychlé operace, jelikož její adresování je nejrychlejší. Stejně tak funguje oblast funkčních registrů (SFR), která má velikost 128B. Mimo tuto základní oblast nabízí procesor 64KB kódové a 64KB datové paměti. Procesor ovšem disponuje celkem 256 + 32KB Flash paměti a 8 až 32KB paměti SRAM, které mohou sloužit jako kódová i jako datová paměť. O tom, jak je která paměť použita a do jaké oblasti je namapována rozhoduje PSD modul, který je programovatelný pomocí externího software a poté ovladatelný pomocí speciálních registrů, což umožňuje zaměňovat za chodu jednotlivé bloky paměti za jiné. Modul PSD má strukturu podobnou programovatelným logickým polím. Uživatel toto pole naprogramuje tak, aby propojoval příslušné paměťové oblasti s adresovou sběrnicí (kódovou a datovou) jádra 8032. Dále naprogramuje počáteční nastavení registrů ovládajících konfiguraci pamětí, které lze za chodu měnit, což je velmi mocný nástroj. PSD modul lze naprogramovat tak, aby reagoval na libovolný vstup procesoru a další užitečné funkce. Toto je uživateli umožněno pomocí zdarma dodávaného software PSDExpress.

Unikátní funkci nabízí integrované PLD pole (GPLD). To sestává z 16ti výstupních a 20ti vstupních makrobloků podobných standardním 22v10 PLD obvodům. Vstupy a výstupy je možno namapovat buď na piny procesoru, nebo na vnitřní sběrnicí, což umožňuje rozmanitou škálu použití (včetně ovládání konfigurace pamětí). Například lze implementovat rychlé

hardwarové bloky jako např. čítače, posuvné registry, stavové automaty apod., které pracují nezávisle na MCU a velmi tak zvyšují výkon a efektivitu funkce aplikací. Pomocí propojovací matice mohou komunikovat s MCU anebo s externími obvody. Funkci PSD modulu a jeho propojení s vnitřními sběrnici MCU ilustruje následující obrázek č.6.



Obr.6: Struktura PSD modulu

## 4 Závěr

Procesory řady  $\mu$ PSD34xx umožňují použití v širokém spektru aplikací. Díky bohaté sadě zejména komunikačních periférií a sofistikovanému PSD modulu umožňují velmi snadnou změnu funkce zařízení. Pomocí tohoto PSD modulu lze pomocí jedné z komunikačních periférií, nebo reakcí na stav vstupního pinu zaměnit aktuální, až 64KB velkou datovou, nebo kódovou paměť za jinou (z celkové 256KB velké Flash paměti) a změnit tak zcela svou funkci. PSD modul obsahuje PLD obvod s dostatečným množstvím makrobloků, umožňující implementaci středně složitých aplikací (např. LCD driver), které je možno propojit s MCU jádrem. Tyto funkce jsou velmi užitečné, jelikož je běžné, že aplikace sestávají z mikroprocesoru, externí flash paměti a PLD obvodů. Procesory  $\mu$ PSD34xx integrují všechny tyto bloky do sebe a jsou tak velmi vhodné do aplikací náročných na velikost (eliminují nutnost použití více čipů), spotřebu (méně čipů, menší spotřeba) a spolehlivost.